

Pixel Visual Core (PVC)

Francisco Mario González Bórquez

Introducción

- ▶ Sistema en un paquete (SiP) basado en ARM
- ▶ Procesador de imágenes
- ▶ Unidad de Procesamiento de Visión
- ▶ Acelerador de IA

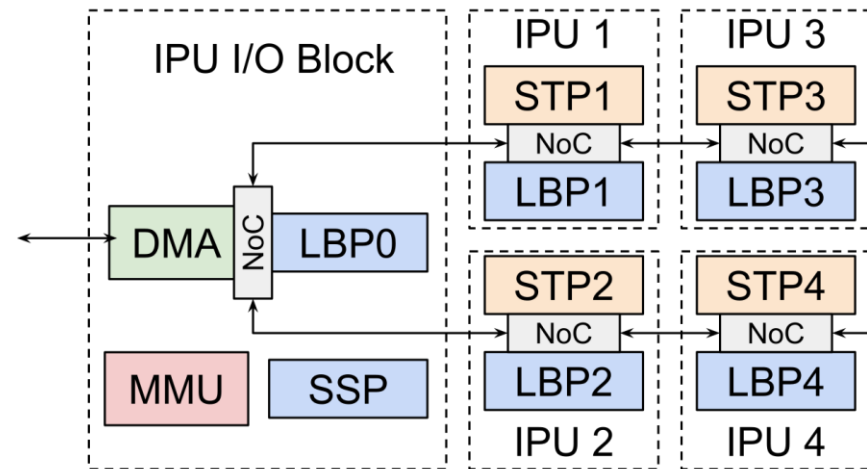
- ▶ Introducido en 2017 con Google Pixel 2, reemplazado en 2019 por el Pixel Neural Core

- ▶ Utiliza menos energía que una CPU y GPU separados
- ▶ Programable (Halide)
- ▶ No limitado a procesamiento de imágenes

- ▶ Posee dos arquitecturas de conjunto de instrucciones (ISA)
- ▶ Virtual (RISC-V)
- ▶ Física (VLIW)

Arquitectura

- ▶ Multi-core
- ▶ 2-16 cores
- ▶ Unidad de Procesamiento de Imágenes (IPU)
 - ▶ Network on a Chip (NoC)
 - ▶ Line Buffer Pool (LPB)
 - ▶ Procesador de Stencil (STP)



Componentes

LBP

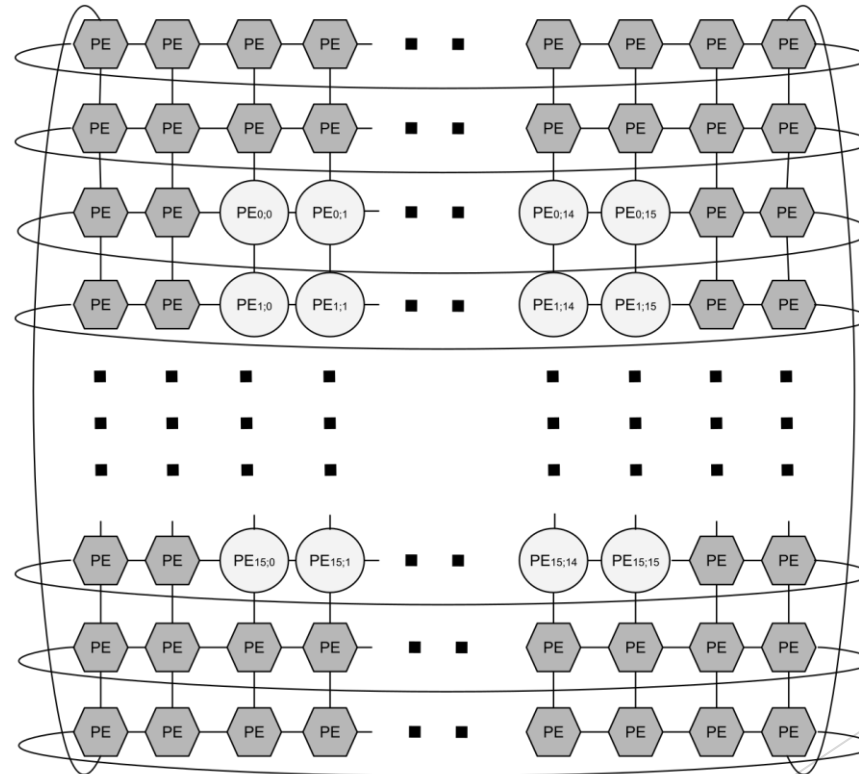
- ▶ Arreglo 2D FIFO
- ▶ Incrementa la localidad
- ▶ Disminuye el uso de DRAM

NoC

- ▶ Subsistema de comunicación basado en redes
- ▶ Estructura de anillo
- ▶ Comunica con cores vecinos

STP

- ▶ Arreglo 2D de elementos de proceso (PE)
- ▶ 2x ALU 16-bit
- ▶ 1x MAC 16-bit
- ▶ 10x registros 16-bit
- ▶ 10x registros predicados 1-bit



SR3HX

- ▶ 64-bit ARMv8a ARM Cortex-A53 CPU
- ▶ 8x (IPU)
- ▶ 512 MB SDRAM (LPDDR4)

- ▶ 7-16x mayor eficiencia energética que Snapdragon 835
- ▶ 3 trillones de operaciones por Segundo (TeraOPS)
- ▶ 426 MHz
- ▶ Halide y TensorFlow